



Государственный комитет
Совета Министров СССР
по делам изобретений
и открытий

О П И С А Н И Е ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

411632

Зависимое от авт. свидетельства № —

Заявлено 12.VIII.1971 (№ 1694483 26-9)

с присоединением заявки № —

Приоритет —

Опубликовано 15.I.1974. Бюллетень № 2

Дата опубликования описания 22.V.1974

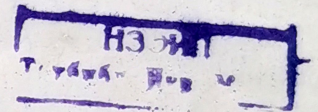
М. Кл. Н 03к 13/20

УДК 681.325(088.8)

Авторы
изобретения

И. А. Бабанов, С. Я. Куцаков и Л. М. Лукьянов

Заявитель



АНАЛОГО-ЦИФРОВОЙ ПРЕОБРАЗОВАТЕЛЬ КОМПЕНСАЦИОННОГО ИНТЕГРИРОВАНИЯ

1

Изобретение относится к технике преобразования аналоговых сигналов в цифровые коды.

Известны аналого-цифровые преобразователи компенсационного интегрирования, содержащие аналоговые ключи, интегратор, соединенный со сравнивающим устройством, блок управления с устройством выделения периода помехи, счетчик результирующего кода счетчик-регистр отклонения периода помехи от фиксированного интервала времени генератор заполняющих импульсов со счетчиком пересчета последних.

Аналого-цифровые преобразователи основаны на интегрировании входного напряжения U_x в течение периода помехи T_n и последующем интегрировании опорного напряжения U_0 , длительность которого T_x пропорциональна входному напряжению. Уравнение преобразования имеет вид

$$T_x = \frac{U_x}{U_0} T_n$$

или при измерении времени количеством заполняющих импульсов единого генератора

$$N_x = \frac{U_x}{U_0} N_n$$

Для устранения влияния изменения T_n на результат преобразования N_x в известных пре-

2

образователях изменяют период заполняющих импульсов τ таким образом, что $N_n = \text{const}$ для любого T_n , измеренного до начала преобразования.

5 Однако в известных преобразователях при внезапном изменении периода помехи возникают значительные погрешности преобразования, так как интегрирование входного сигнала с текущим значением периода помехи ведется в течение периода помехи, измеренного до преобразования.

10 С целью снижения погрешностей от изменения периода помехи предлагаемый преобразователь содержит счетчик корректирующего кода со схемой совпадения на входе, триггер с собирательной схемой на нулевом входе, схему совпадения на входе счетчика отклонения периода помехи и собирательную 15 схему на входе счетчика результирующего кода, причем один из входов последней соединен с выходом счетчика корректирующего кода, один вход схемы совпадения счетчика корректирующего кода соединен с единичным входом триггера, другой ее вход подключен 20 ко входу счетчика отклонения периода помехи, входы схемы совпадения последнего соединены с генератором заполняющих импульсов и блоком управления, единичный вход триггера связан с выходом счетчика пересчета 25 заключающих импульсов, один из входов со-

бирательной схемы триггера подключен к выходу счетчика-регистра отклонения периода помехи, а другой — к шине блока управления для установки счетчика пересчета и счетчиков результирующего и корректирующего кодов в исходное состояние.

Если в функции преобразования

$$U_x = U_0 \frac{T_x}{T_n},$$

принять

$$T_n = T_\Phi - \Delta T,$$

где T_Φ — фиксированный интервал времени, то

$$U_x = U_0 \frac{T_x}{T_\Phi} \left(\frac{1}{1 - \frac{\Delta T}{T_\Phi}} \right).$$

Разложив выражение в скобках в ряд и ограничившись двумя членами последнего с погрешностью

$$\left(\frac{\Delta T}{T_\Phi} \right)^2,$$

получим

$$U_x = U_0 \frac{T_x}{T_\Phi} \left(1 + \frac{\Delta T}{T_\Phi} \right),$$

или, измеряя временные интервалы подсчетом числа заполняющих импульсов, получим

$$U_x = U_0 \frac{N_x}{N_\Phi} \left(1 + \frac{\Delta N}{N_\Phi} \right).$$

Тогда одному импульсу из N_x соответствует

$$U_1 = \frac{U_0}{N_\Phi}$$

при

$$\Delta N = 0 \text{ или } U_2 = \frac{U_0}{N_\Phi} \left(1 + \frac{\Delta N}{N_\Phi} \right)$$

при $\Delta N \neq 0$,

т. е. каждая единица отсчета N_x занижает показания на величину

$$\Delta U = U_1 - U_2 = -U_0 \frac{\Delta N}{N_\Phi^2}.$$

Для получения точного результата необходимо произвести коррекцию, т. е. прибавить к N_x единицу через каждые

$$n = \frac{U_1}{\Delta U} = \frac{N_\Phi}{\Delta N}$$

единиц заполняющих импульсов.

Для этого производится измерение и запоминание ΔN , затем по каждому импульсу N_x в счетчик с емкостью N_Φ посылается группа импульсов ΔN ; появившийся на выходе счетчика N_Φ импульс коррекции направляется в счетчик N_x .

На чертеже приведена схема предлагаемого преобразователя.

Входной сигнал U_x со входа 1 и эталонное напряжение U_0 со входа 2 с помощью ключей 3 и 4 подключаются к интегратору 5 соответственно в первом и втором тактах интегриро-

вания, окончание которого определяет устройство сравнения 6. Последовательность подключений определяется блоком управления 7, который синхронизируется сигналами блока 8 выделения периода напряжения силовой сети на входе 9. В течение первого такта интегрирования в счетчик 10 результирующего кода с вместимостью N_Φ поступают заполняющие импульсы с периодом t , вырабатываемые счетчиком 11 пересчета импульсов с периодом τ от генератора 12.

К концу первого такта, длительность которого равна периоду помехи T_n , в счетчике 10 накапливается N_n импульсов. Снимаемый с инверсных выходов счетчика 10 код, соответствующий величине ΔN , перед началом второго такта записывается в счетчик-регистр 13. В момент начала второго такта блок управления 7 устанавливает в нулевое состояние счетчики 10 и 11, счетчик 14 корректирующего кода, через собирательную схему 15 триггер 16 и открывает клапан 17. Счетчики 11 и 13 с вместимостью $\Delta N_{\text{макс}}$ вырабатывают во время второго такта импульсы с периодом $t = \tau \Delta N_{\text{макс}}$. При этом импульс на выходе счетчика 13, работающего на вычитание, появляется на $\tau \Delta N$ ранее импульса счетчика 11, так как в счетчике 13 записан код ΔN от счетчика 10. Поэтому, импульсы от счетчиков 11 и 13, поступающие на разноименные входы триггера 16, управляют последним таким образом, что связанный с ним клапан 18 открывается с приходом каждого импульса от счетчика 11 на время $\tau \Delta N$.

В течение этого времени на вход счетчика 14, имеющего вместимость N_Φ , поступает ΔN импульсов. Благодаря этому через каждые

$$n = \frac{N_\Phi}{\Delta N}$$

заполняющих импульсов t от счетчика 11 на выходе счетчика 14 появляются корректирующие импульсы, которые вместе с импульсами от счетчика 11 через собирательную схему 19 поступают в счетчик 10 для формирования кода N_x , снимаемого с выходов 20.

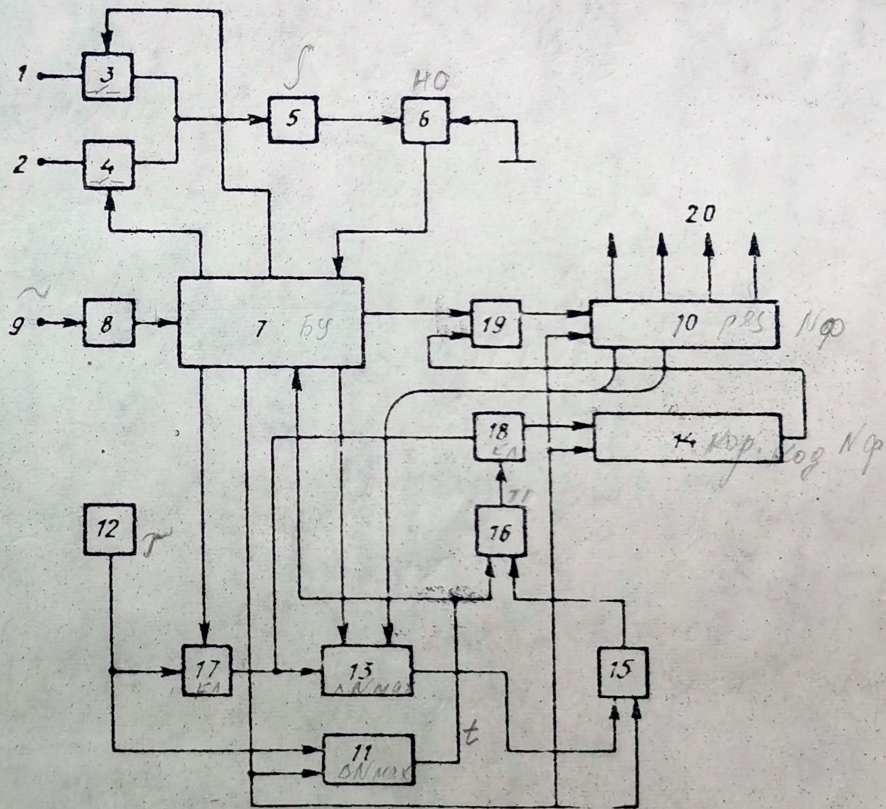
Таким образом, в предлагаемом преобразователе погрешность преобразования от изменения периода помехи снижается при помощи цифровой коррекции, осуществляемой в соответствии с текущим значением периода помехи в течение данного цикла преобразования.

Предмет изобретения

Аналого-цифровой преобразователь компенсационного интегрирования, содержащий ключи, интегратор, соединенный со сравнивающим устройством, блок управления, счетчик результирующего кода, счетчик-регистр отклонения периода помехи от фиксированного интервала времени и генератор заполняющих импульсов со счетчиком пересчета последних, отличающийся тем, что с целью сниже-

ния погрешностей от изменения периода помехи, он содержит счетчик корректирующего кода со схемой совпадения на входе, триггер с собирательной схемой на нулевом входе, схему совпадения на входе счетчика отклонения периода помехи и собирательную схему на входе счетчика результирующего кода, причем один из входов последней соединен с выходом счетчика корректирующего кода, один вход схемы совпадения счетчика корректирующего кода соединен с единичным входом триггера, другой ее вход подключен

ко входу счетчика отклонения периода помехи, входы схемы совпадения последнего соединены с генератором заполняющих импульсов и блоком управления, единичный вход триггера связан с выходом счетчика пересчета заключающих импульсов, один из входов собирательной схемы триггера подключен к выходу счетчика-регистра отклонения периода помехи, а другой — к шине блока управления для установки счетчика пересчета и счетчиков результирующего и корректирующего кодов в исходное состояние.



Составитель И. Бабанов

Редактор Т. Морозова

Техред З. Тараненко

Корректор Т. Хворова

Заказ 1107/16

Изд. № 1188

Тираж 811

Подписное

ЦНИИПИ Государственного комитета Совета Министров СССР

по делам изобретений и открытий
Москва, Ж-35, Раушская наб., д. 4/5

Типографии, пр. Садюнова, 2