Блок высокой частоты Я4С-55 2.245.339.
Схема электрическая принципиальная

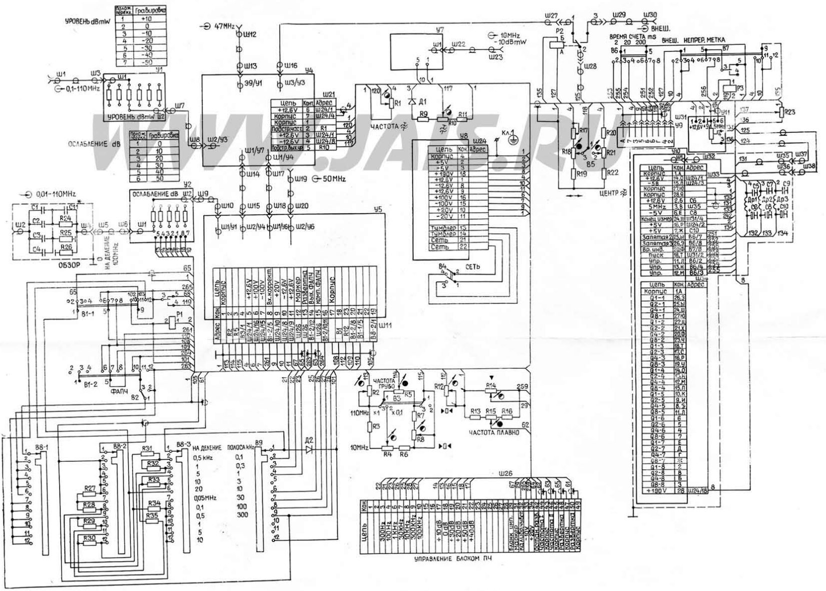

УРОВЕНЬ dBmW
ОСЛАБЛЕНИЕ dB
ОБЗОР
НА ДЕЛЕНИЕ
ПОЛОСА kHz
ФАПЧ
ЧАСТОТА
ЧАСТОТА ГРУБО
ЧАСТОТА ПЛАВНО
ЦЕНТР
СЕТЬ
ВРЕМЯ СЧЕТА ms
ВНЕШ. НЕПРЕР. МЕТКА
47MHz
50MHz
10MHz -10dBmW
0,1-110MHz
0,01-110MHz
УПРАВЛЕНИЕ БЛОКОМ ПЧ

Рис. 2.

Схема электрическая принципиальная анализатора спектра СК4-59

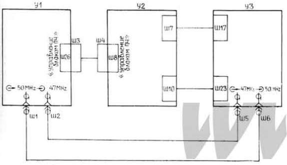

У1
У2
У3
«Управление блоком ПЧ»
«Управление блоком ПЧ»
Ш3
Ш4
Ш26
Ш8
Ш7
Ш17
Ш10
Ш23
50MHz
47MHz
47MHz
50MHz
Ш1
Ш2
Ш5
Ш6

Рис. 1.

Схема электрическая принципиальная аттенюатора ступенчатого 0-50 dB 2.243.954

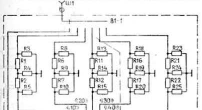

Ш1
В1-1
В1-2
В2
Ш2
«10»
«20»
«30»
«40»
«50»

Рис. 5.

Схема электрическая принципиальная преобразователя I 2.245.338

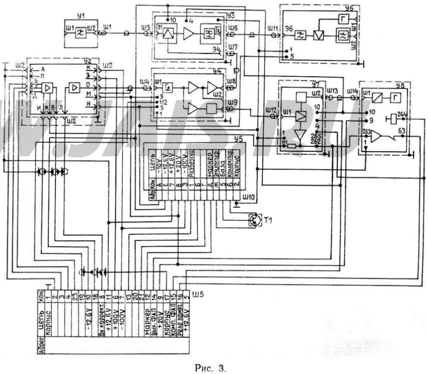

У1
У2
У3
У4
У5
У6
У7
У8
Т1
Ш5
Ш10

Рис. 3.

Схема электрическая принципиальная преобразователя II 2.245.337

WWW.JAIS.RU

Схема электрическая принципиальная
фильтра нижних частот 2.067.464

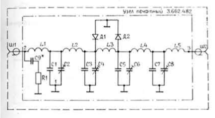
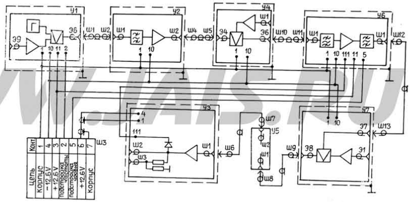

Узел печатный 3.662.482
Ш1
Ш2
L1
L2
L3
L4
L5
Д1
Д2
C9*
C1
C2
C3
C4
C5
C6
C7
C8
R1

Рис. 7.


У1
У2
У3
У4
У5
У6
У7
Г
Э9
Э6
Э4
Э8
Э7
Э1
Ш1
Ш2
Ш3
Ш4
Ш5
Ш6
Ш7
Ш8
Ш9
Ш10
Ш11
Ш12
Ш13
Конт
Цепь
Корпус
−12,6V
+12,6V
Подстройка частоты
Подстройка уровня
+12,6V
Корпус

Конт	Цепь
1	Корпус
4	−12,6V
3	+12,6V
2	Подстройка частоты
5	Подстройка уровня
6	+12,6V
7	Корпус

Схема электрическая принципиальная смесителя 2.245.335

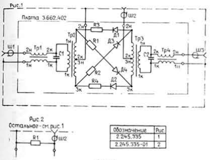


Рис.1
Плата 3.662.402
Ш1
Ш2
Ш3
Тр1
Тр2
Тр3
Тр4
R1
R2
R3
R4
Д1
Д2
Д3
Д4
C1
C2
Рис 2
Остальное - см. рис.1
R1
Ш2

Обозначение	Рис
2.245.335	1
2.245.335-01	2

Рис. 9.

Схема электрическая принципиальная
платы 3.662.456 (первый смеситель и УПЧ 200 MHz).

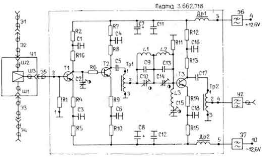

Плата 3.662.718
Др1
Др2
Э1
Э2
Э3
Э4
Э5
Э6
Э7
У1
У2
Ш1
Ш2
Ш3
T1
T2
T3
Тр1
Тр2
L1
L2
L3
+12,6V
−12,6V

Рис. 11.

Схема электрическая принципиальная
фильтра полосового 2.067.463

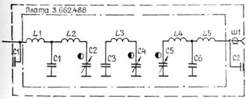

Плата 3.662.488
L1
L2
L3
L4
L5
C1
C2
C3
C4
C5
C6
Ш1

Рис. 13.

Схема электрическая принципиальная платы 3.662.455
(второй смеситель и генератор 150 MHz)

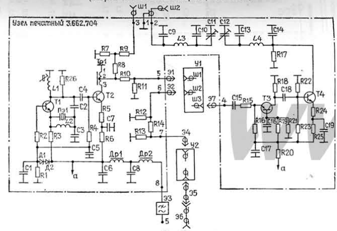

Узел печатный 3.662.704
Ш1
Ш2
У1
У2
Э1
Э2
Э3
Э4
Э5
Э6
Э7
T1
T2
T3
T4
Тр1
Др1
Др2
L1
L2
L3
L4
Пэ1
a

Рис. 15.

Схема электрическая принципиальная
гетеродина электронно-перестраиваемого 2.205.263

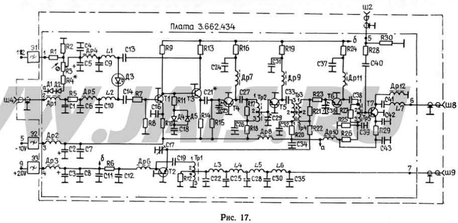

Плата 3.662.434
Ш2
Ш4
Ш8
Ш9
Э1
Э2
Э3
−10V
+20V
T1
T2
T3
T4
T5
T6
T7
Тр1
Тр2
Тр3
Тр4
Тр5
Др1
Др2
Др3
Др4
Др5
Др6
Др7
Др8
Др9
Др10
Др11
Др12
a
б

Рис. 17.

Схема электрическая принципиальная платы 3.662.464
(суммирующий и корректирующий усилитель)

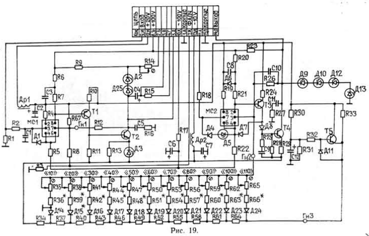

Вход
+20V
+100V
−100V
ФАПЧ
ФАПЧ
−10V
Корпус
Выход
Цепь
МС1
МС2
Др1
Др2
T1
T2
T3
T4
T5
Гн1
Гн2
Гн3
«10»
«20»
«30»
«40»
«50»
«60»
«70»
«80»
«90»
«100»
«110»

Рис. 19.

Схема электрическая принципиальная платы 3.662.462
(опорный генератор и схема памяти)

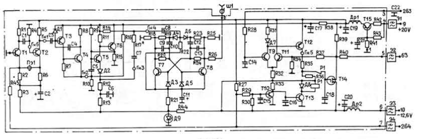

Ш1
Пэ1
Э1
Э2
Э3
Э4
+20V
12,6V
263
63
264
Др1
Др2
Р1
Гн1
Гн2
Гн3
Гн4
Гн5

Рис. 21.

Схема электрическая принципиальная платы 3.662.463
(фазовый детектор)

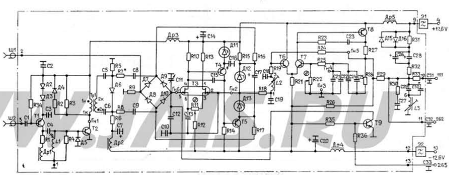

Ш1
Ш2
Тр1
Др1
Др2
Др3
Др4
Др5
Э1
Э2
+12,6V
−12,6V
111
262
265
Гн1
Гн2
Гн3
Гн4
Гн5
Гн6

Рис. 23.

Схема электрическая принципиальная
фильтра полосового 5.067.432

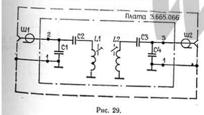

Плата 3.665.066
Ш1
Ш2
C1
C2
C3
C4
L1
L2

Рис. 29.

Схема электрическая принципиальная платы 3.662.458
(маркер и стабилизатор напряжения минус 10 V)

WWW.JAIS.RU

Схема электрическая принципиальная платы 3.662.459
(преобразователь 3/50 MHz)

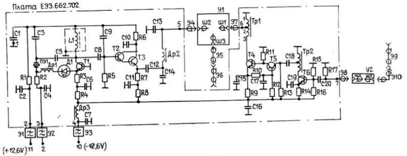

Плата Е93.662.702
(+12,6V) 11
2
10 (-12,6V)

Рис. 27.

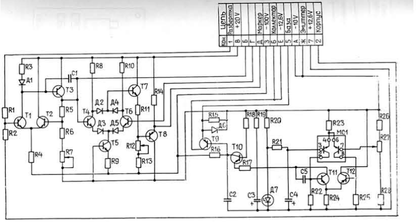

Цепь | Кон
Развертка | 1
+20 V | В
 | Б
 | Г
Маркер | Д
-100V | 3
Коллектор | 6
-12,6V | Е
База | 5
-10V | А
Эмиттер | Ж
+12,6V | 7
Корпус | 2

Рис. 25.

Схема электрическая принципиальная платы 3.662.460
(усилитель 50 MHz)

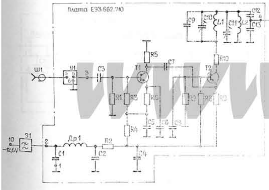

Плата Е93.662.710
10
-12,6V

Рис. 31.

Схема электрическая принципиальная фильтра полосового 50 MHz 2.067.465

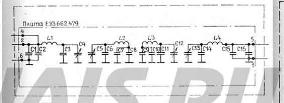

Плата Е93.662.479

Рис. 33.

Схема электрическая принципиальная аттенюатора ступенчатого 0-60 dB 2.243.953

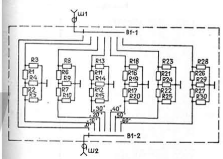

Ш1
В1-1
В1-2
Ш2

Рис. 42.

Схема электрическая принципиальная платы 3.662.461
(преобразователь 50/200 MHz)

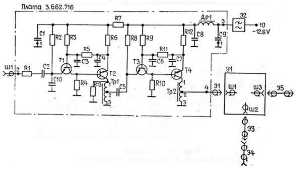

Плата 3.662.716
10
-12,6V

Рис. 35.

Схема электрическая принципиальная фильтра питания 3.290.011

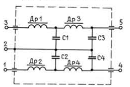


Рис. 57.

Схема электрическая принципиальная платы 3.662.475
(усилитель 200 MHz)

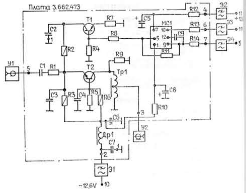

Плата 3.662.473
-12,6V
10

Рис. 37.

Схема электрическая принципиальная платы 3.662.474
(преобразователь 200/0,1—110 MHz)

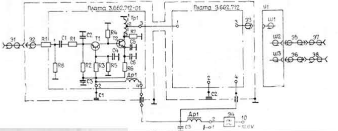
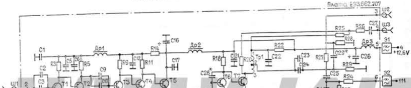

Плата 3.662.712-01
Плата 3.662.712
10
-12,6V

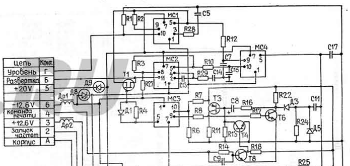
Схема электрическая принципиальная усилителя высокой частоты 2.030.332


Плата Е93.662.707
+12,6V

*Подбирается при регулировании.

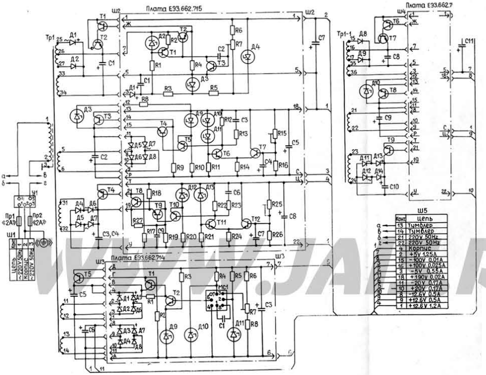
Рис. 41.

Схема электрическая принципиальная платы 3.662.457
(схема управления частотомером)


Цепь | Конт
Уровень | Г
Развертка | Б
+20V | 5
 |
-12,6V | 6
команда печати | 4
+12,6V | 3
Запуск частот | 2
Корпус | А

WWW.JAIS.RU

Схема электрическая принципиальная блока питания 2.087.539


Плата Е93.662.715
Плата Е93.662.714
Плата Е93.662.7
Тр1
Тр1-1
Ш1
Ш2
Ш3
Ш4
Ш5
Пр1 «2А»
Пр2 «2А»
Ч1

Конт	1	2	3
Цепь	~220V 50Hz	Корпус	~220V 50Hz

Ш5

Конт	Цепь
13	Тумблер
14	Тумблер
21	220V 50Hz
22	220V 50Hz
4	Корпус
2	+5V 1,25A
15	-100V 0,01A
16	+100V 0,025A
3	-5V 0,55A
18	+190V 0,02A
11	-20V 0,17A
10	+20V 0,17A
8	-12,6V 0,5A
9	+12,6V 0,5A
1	+12,6V 1,2A

Рис. 47.

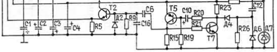

T2
T5
T7
C1
C2
C3
C4
C6
C10
C12
C16
R5
R9
R15
R19
R20
R21
R23
R26
Д2
Д4
Д6
Д7

Схема электрическая принципиальная калибратора 2.085.062

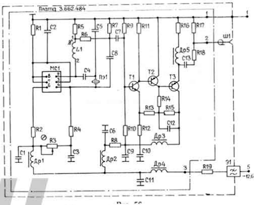
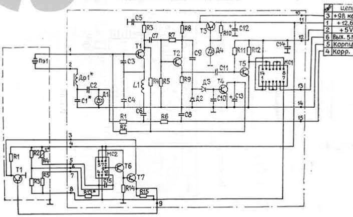

Плата 3.662.484
МС1
Пэ1
Др1
Др2
Др3
Др4
Др5
Э1
Ш1
-12,6V

Рис. 56

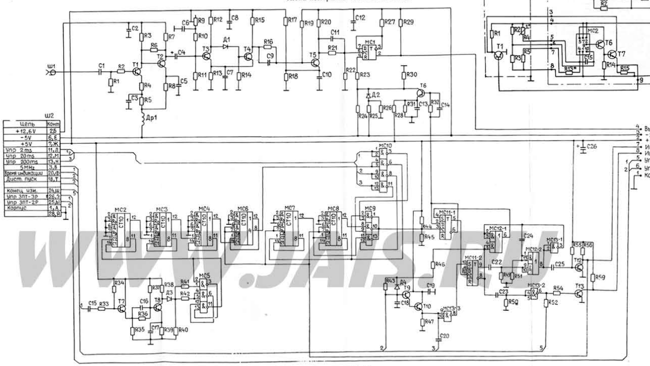
Схема электрическая принципиальная генератора опорного 3.261.069


Пэ1
Др1*
С1*
МС1
МС2
R13*

Конт	Цепь
3	+9В ко
1	+12,6
2	+5V
6	Вых. 5М
5	Корпу
4	Корр.

Рис. 54.

Схема электрическая принципиальная блока измерения частоты 2.721.151


Ш1
Ш2
Др1
МС1
МС2
МС3
МС4
МС5
МС6
МС7
МС8
МС9
МС10
МС11-1
МС11-2
МС12-1
МС12-2
МС13-1
МС13-2
МС13-3
СТ10
Выход
-5V
+5V
Имп. сброса
Имп. переписи
Упр. ЗПТ-3Р
Упр. ЗПТ-2Р
Корпус

Ш2

Цепь	Конт
+12,6V	2,Б
-5V	6,Е
+5V	7,Ж
Упр 2ms	11,Л
Упр 20ms	12,М
Упр 200ms	13,Н
5MHz	3,В
Время индикации	20,Ф
Дист. пуск	18,Т
Конец изм.	24,Ш
Упр ЗПТ-3Р	26,Э
Упр ЗПТ-2Р	25,Ы
Корпус	1,А
	28,Я

Рис. 49.

Схема электрическая принципиальная фильтра нижних частот 5.067.433

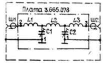
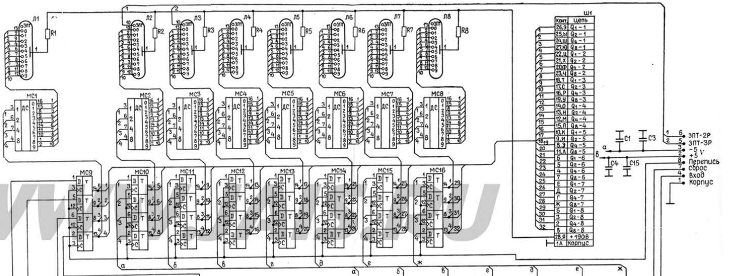

Плата 3.665.078
Ш1
Ш2
L1
L2
L3
C1
C2

Рис. 60.

Схема электрическая принципиальная блока счетного 2.720.054


Л1
Л2
Л3
Л4
Л5
Л6
Л7
Л8
МС1
МС2
МС3
МС4
МС5
МС6
МС7
МС8
МС9
МС10
МС11
МС12
МС13
МС14
МС15
МС16
ДС
ЗПТ-2Р
ЗПТ-3Р
-5
+5 V
Перепись
Сброс
Вход
Корпус

Ш1

Конт	Цепь
26,Э	$Q_1 - 1$
25,Ы	$Q_2 - 1$
24,Ш	$Q_4 - 1$
27,Ю	$Q_8 - 1$
22,Ц	$Q_1 - 2$
21,Х	$Q_2 - 2$
20,Ф	$Q_4 - 2$
23,Ч	$Q_8 - 2$
18,Т	$Q_1 - 3$
17,С	$Q_2 - 3$
16,Р	$Q_4 - 3$
19,У	$Q_8 - 3$
14,О	$Q_1 - 4$
13,Н	$Q_2 - 4$
12,М	$Q_4 - 4$
15,П	$Q_8 - 4$
10,К	$Q_1 - 5$
9,И	$Q_2 - 5$
8,З	$Q_4 - 5$
11,Л	$Q_8 - 5$
Б	$Q_1 - 6$
5	$Q_2 - 6$
4	$Q_4 - 6$
7	$Q_8 - 6$
Е	$Q_1 - 7$
Д	$Q_2 - 7$
Г	$Q_4 - 7$
Ж	$Q_8 - 7$
Б	$Q_1 - 8$
3	$Q_2 - 8$
2	$Q_4 - 8$
В	$Q_8 - 8$
28,Я	+190В
1А	Корпус

WWW.JAIS.RU

WWW.JAIS.RU

WWW.JAIS.RU

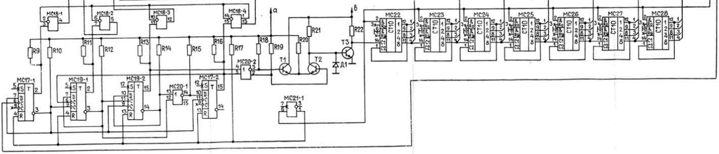
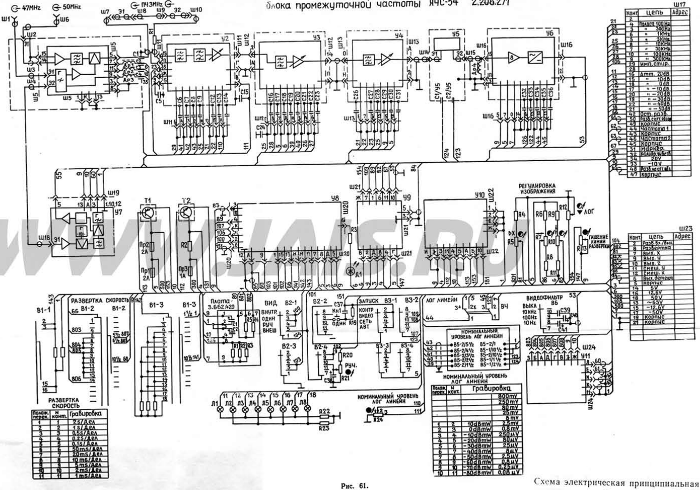


Рис. 52.

Схема электрическая принципиальная
блока промежуточной частоты ЯЧС-54 2.206.271



Ш17

Конт	Цепь	Адрес
2		
4	Полоса 100 Hz	
3	" 300 Hz	
6	" 1KHz	
5	" 3KHz	
8	" 10KHz	
7	" 30KHz	
10	" 100KHz	
9	" 300KHz	
29	имп. стир.	
28		
16	Атт. 20dB	
15	" 10dB	
18	" 0dB	
17	" −10dB	
20	" −20dB	
19	" −30dB	
22	" −40dB	
21	" −50dB	
42	Ост. разв.	
50	Разв. сигн. полос	
49	Корпус	
44	Частота 1	
43	Корпус	
46	Частота 2	
45	Корпус	
31	Маркер.	
32	Калибр. чувств.	
34	20V	
33	−10V	
48	Разв. на отг. шз	
47	Корпус	

Ш23

Конт.	Цепь	Адрес
2	Разв. вх./вых	
8	Развертка	
7	Вых. Х	
9	Вых. Y	
10	Вых. Z	
11	Смещ. Y	
12	Смещ. Х	
6	Вых. детект	
5	Корпус	
14	5V	
16	12,6V	
18	50V	
13	~63V	
15	−12,6V	
17	−50V	
19	Корпус	
21	Корпус	

РАЗВЕРТКА СКОРОСТЬ

Полож. перек.	N конт.	Гравировка
1	1	2s/дел
2	2	1s/дел
3	3	0,5s/дел
4	4	0,2s/дел
5	5	0,1s/дел
6	6	50ms/дел
7	7	20ms/дел
8	8	10ms/дел
9	9	5ms/дел
10	10	2ms/дел
11	11	1ms/дел

НОМИНАЛЬНЫЙ УРОВЕНЬ ЛОГ ЛИНЕЙН

Полож. перек.	N конт.	Гравировка	
			800mV
			250mV
			80mV
			25mV
			8mV
1	2	10dBmW	2,5mV
2	3	0dBmW	0,8mV
3	4	−10dBmW	250µV
4	5	−20dBmW	80µV
5	6	−30dBmW	25µV
6	7	−40dBmW	8µV
7	8	−50dBmW	2,5µV
8	9	−60dBmW	0,8µV
9	10	−70dBmW	0,25µV
10	11	−80dBmW	0,08µV

Рис. 61.

Схема электрическая принципиальная делителя 2.727.541

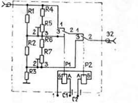
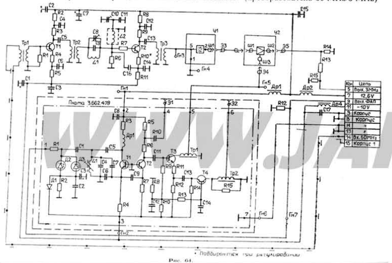


Рис. 72.

Схема электрическая принципиальная платы 3.662.440 (преобразователь 50 MHz/3 MHz)



Кон	Цепь
5	Вых. 3MHz
7	12,6V
9	Вых. ФАП
11	−10V
3	Корпус
В	Корпус
Н	"
13	"
14	Вх. 50MHz
15	Корпус 1

* Подбирается при регулировании

Рис. 64.

Схема электрическая принципиальная
переключателя 3.602.837

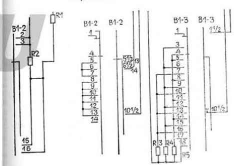
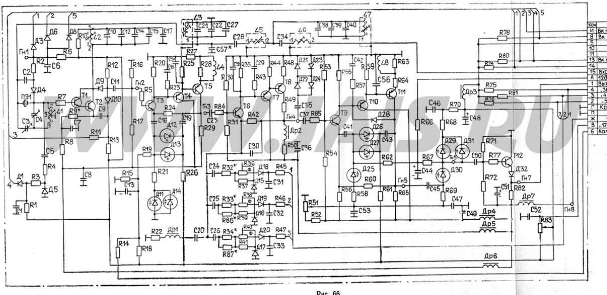


Рис. 81.

Схема электрическая принципиальная платы 3.662.441
(усилитель промежуточной частоты 3 MHz)

WWW.JAIS.RU



Кон	Цепь
И	Вк полоса 10KHz
8	Вк полоса 1KHz
5	20V
10	
11	
13	Вк полоса 100Hz
14	" 300Hz
15	Вход сигнала
А	12дб „Плавно"
1	Вых сигнала
4	„30дб"
3	„40дб"
2	„50дб"
Г	Корпус
П	"
Ж	-12,6V
В	„12дб" плавно
6	Калибр „ампл"

Рис. 66.

Схема электрическая принципиальная смесителя 2.245.334

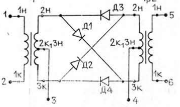
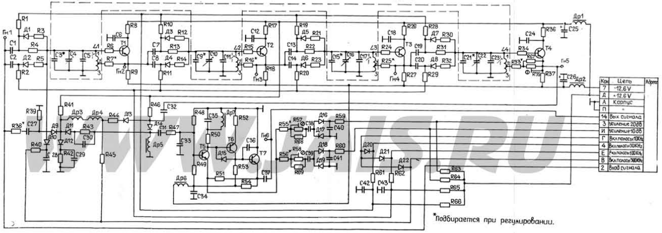


Рис. 84.

Схема электрическая принципиальная платы 3.662.444 (фильтр основной селекции на LC контурах)

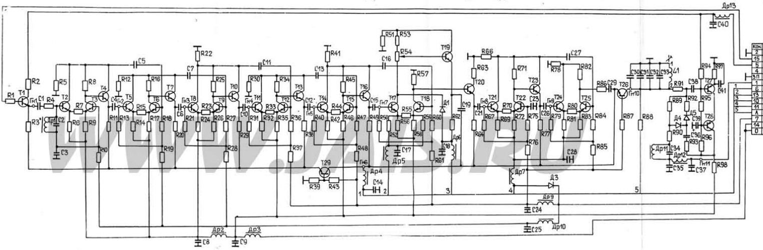


Кон	Цепь	Адрес
7	-12,6V	
Д	+12,6V	
А	Корпус	
П	"	
14	Вых сигнала	
3	Усиление 20дб	
И	Усиление 10дб	
Г	Вкл полосы 10KHz	
4	Вкл полосы 30KHz	
Е	Вкл полосы 100KHz	
В	Вкл полосы 300KHz	
2	Вход сигнала	

*Подбирается при регулировании.

Рис. 68.

Схема электрическая принципиальная платы 3.662.436 (логарифмический усилитель и линейный детектор)

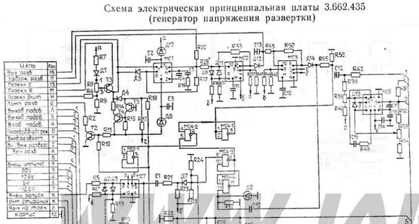


Кон	Цепь
2	Корпус
15	Вх. сигнала
5	+20V
4	
3П	Корпус
1	Вых сигнала
6	
13	Перекл.
10	"
11	"
Λ	Вых суммат
7	-12,6V
14	- 50V
0	- 50V

Рис. 75.

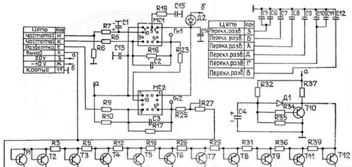
* Подбирается при регулировании.

Схема электрическая принципиальная платы 3.662.435 (генератор напряжения развертки)



Цепь	Кон
Вых разв	15
Задерж. разв	П
Перекл. C	13
Перекл. R	М
Перекл. длит	Н
Ампл. разв	6
Выход подсв	Λ
Выход подсв	3
Вход подсв	4
Перевод в авт реж	0
Вход разверт	1
Вх./Вых разверт	2
Вых разв	А
	В
Внеш импульс	9
20V	5
12,6V	4
5V	8
-12,6V	7
Внеш запуск	К
Имп. стирания	Ж
Вых на трек	Б
Корпус	12

Схема электрическая принципиальная платы 3.662.489 (корректор)



Цепь	Кон
Частота I	И
Частота II	К
Развертка	Е
Выход	Λ
20V	З
-10V	Ж
Корпус	11

Цепь	Кон
Перекл. разв	З
Перекл. разв	Б
Перекл. разв	А
Перекл. разв	Д
Перекл. разв	Г
Перекл. разв	В

Рис. 79.

WWW.JAIS.RU

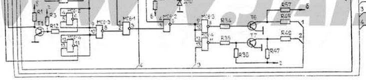
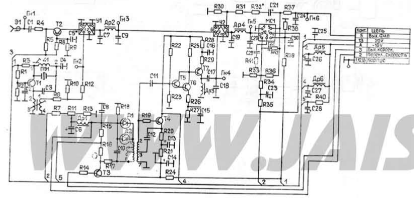

R12
R3
T1
МС6-1
R57
R45
R46
R47
R34
R35
R36
T6
T7
Др3
Др4
C8
C9

Рис. 77.

Схема электрическая принципиальная платы 3.662.439
(схема фазовой автоподстройки частоты гетеродина 47 MHz)


Гн1
Гн2
Гн3
Гн4
Гн5
Гн6
У1
У2
МС1
T1
T2
T3
T4
T5
T6
T7
Дp1
Дp2
Дp3
Дp4
Дp5
Дp6
Конт.
Цепь
5
Вых. ФАП
3
+20V
А
-10V
3
Вых. коррек.
2
Перекл. скорости
1;2;3
Корпус

* Подбирается при регулировании.

Рис. 83.

Схема электрическая принципиальная платы 3.662.438
(усилитель канала У)

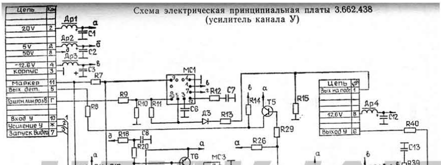

Цепь
Конт
20V
2
5V
Д
50V
8
-12,6V
4
Корпус
3
Маркер
11
Вых дет.
5
Гашен линроз
Г
Вход У
10
Усиление У
Ж
Запуск Видео
7
МС1
МС2
МС3
МС4
Др1
Др2
Др3
Др4
T5
T6
T7
T8
T9
T10
Д3
Д4
Цепь
Вых на подс
1
12,6V
8
Выход У
6

Рис. 86.

Схема электрическая принципиальная индикатора Я40-0830

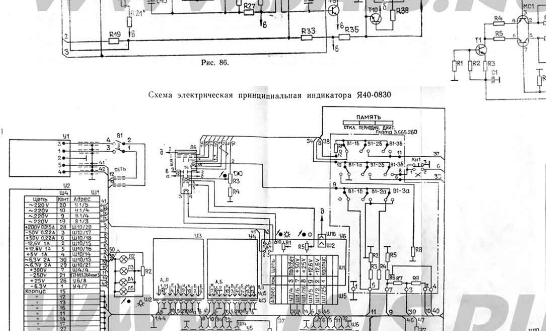

У1
B1
СЕТЬ
У2
Ш1
Цепь
Конт
Адрес
~220V
~220V
~220V
~220V
+200V 0,015A
-50V 0,22A
+50V 0,22A
-12,6V 1A
+12,6V 1A
+5V 1A
~6,3V 2A
~6,3V 2A
+300V
-250V
+25V
-6,3V
Корпус
+200V 0,04A
~10V 0,25A
~200V 50Hz
~200V 50Hz
R7
Д2-Д5
Л1
R1
R2
У3
Л6
ПАМЯТЬ
ОТКЛ.
ПЕРИОДИЧ.
ДЛИТ.
Плата 3.665.260
Кн1
У4
У5
У6
У7
Ш2
Ш4
Ш5
Ш7
Ш8
Ш10
Ш11
Ш12
Ш13
Ш14
Ш15
Ш16
Д1
Вход X
Вход У
Верт. смещ.
Гориз.
Имп. стир.
+200V
+50V
-50V
+12,6V
-12,6V
5V
~6,3V
Корпус
Пик. детект.
Разв. вх. /вых
Вых. детект.
Част. детект.
Вх. гетер.
ПИК. ДЕТ. 0÷+1V
РАЗВЕРТКА
ВИДЕО 0÷-0,5V $R_{вых} \leqslant 1к\Omega$
ЧАСТ. ДЕТ. 4mV/kHz
ВНЕШ. ГЕТ. 0,05-300MHz $R_н$=50Ω
УПРАВЛЕНИЕ БЛОКОМ ПЧ

Рис. 89.

Схема электрическая принципиальная платы 3.662.453
(стабилизаторы напряжения плюс 20 V и минус 10 V)

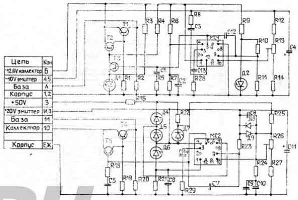
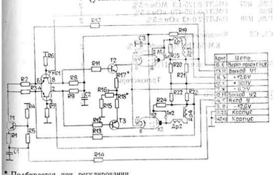

Цепь
Конт
-12,6V коллектор
Б
-10V эмиттер
4,5
База
А
Корпус
1,2
+50V
3
*20V эмиттер
И,3
База
11
Коллектор
10
Корпус
Е,Ж
T1
T2
T3
T4
T5
МС1
МС2
Д1
Д2
Д4
Д5
Д6
Д7
Д8

Рис. 88.

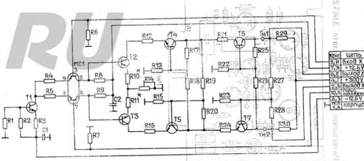
Схема электрическая принципиальная платы 3.665.256
(усилитель канала У)


МС1
T1
T2
T3
Др1
Др2
Др3
Др4
Гн1
Гн2
Конт
Цепь
Б,Е
Верт. подст.
13,Н
Выход У1
8,3
+12,6V
7,Ж
+300V
2,Х
-6,3V
12,11
Выход У2
4,Г
Вход У
3,В
-12,6V
А,2Б
Корпус
14,Н
Корпус

* Подбирается при регулировании.

Рис. 91.

Схема электрическая принципиальная платы 3.665.257
(усилитель канала X)


МС1
T1
T2
T3
T4
T5
T6
T7
Гн1
Гн2
Конт
Цепь
9,И
Вход X
7,Ж
+12,6V
6,Е
Выход X1
4,Г
+300V
2,Б
Выход X2
10,К
Гориз. положение
3,В
-12,6V
1,А
Корпус

* Подбирается при регулировании.

Рис. 93.

Схема электрическая принципиальная платы 3.665.258
(усилитель канала Z)

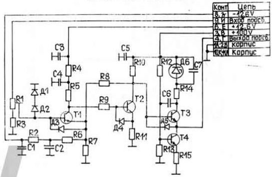
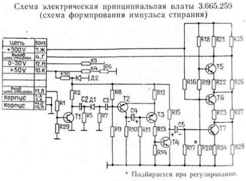

Конт
Цепь
8,З
-12,6V
9,И
Вход подсв.
6,Е
+12,6V
3,В
+100V
4,Г
Выход подсв.
А,2Б
Корпус
10,К,Л
Корпус
T1
T2
T3
T4
Д1
Д2
Д3
Д4
Д5
Д6

Рис. 95.

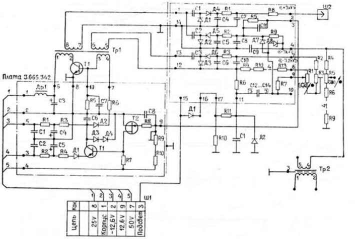
Схема электрическая принципиальная платы 3.665.259
(схема формирования импульса стирания)


Цепь
Конт
+300V
7,Ж
Выход имп. стиран.
4,Г
0-30V
12,М
+50V
10,К
Вход имп. стиран.
11,Л
Корпус
1,А
Корпус
14,15,Н
T1
T2
T3
T4
T5
T6
T7
Д1
Д2

* Подбирается при регулировании.

Рис. 97.

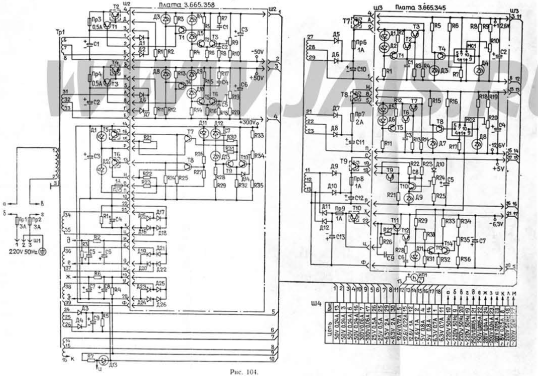
Схема электрическая принципиальная блока питания 2.087.638


Плата 3.665.342
Тр1
Тр2
Ш1
Ш2
T1
T2
Др1

Кон	8	1	2	9	7	3
Цепь	25V	Корпус	-12,6V	12,6V	50V	Подсвет

Рис. 101.

Блок питания 2.087.639
Схема электрическая принципиальная


Плата 3.665.358
Плата 3.665.345
Тр1
Ш1
Ш2
Ш3
Ш4
ИП1
Пр1 3A
Пр2 3A
Пр3 0,5A
Пр4 0,5A
Пр6 1A
Пр7 2A
Пр8 1A
Пр9 1A
220V 50Hz
-50V
+50V
+300V
+12,6V
-12,6V
+5V
-6,3V
МС1
МС2

Конт	Цепь
13	50V 0,24A
3	-50V 0,24A
6	50V 0,24A
16	-50V 0,24A
7	300V 0,06A
17	-300V 0,06A
26	25V 0,5A
25	-25V 0,5A
29	~6,3V 2A
30	~6,3V 2A
5	12,6V 0,72A
15	-12,6V 0,72A
12	12,6V 1A
2	-12,6V 1A
4	5V 0,8A
14	-5V 0,8A
1	-6,3V 0,7A
11	6,3V 0,7A
10	~220V 50Hz
9	~220V 50Hz
20	~220V 50Hz
19	~220V 50Hz
21	250V 0,0005A
22	250V 0,0005A
24	200V 0,04A
23	200V 0,04A
28	200V 0,015A
8	~8V 0,25A
18	~200V 50Hz
27	~200V 50Hz

Рис. 104.